

BESⅢ μ 子探测器前端板 FPGA 的辐射损伤实验

陈一新¹ 梁昊¹ 薛俊东¹ 侯龙² 刘宝莹¹ 刘强¹ 虞孝麒¹ 周永钊¹

1(中国科学技术大学近代物理系 合肥 230026)

2(中国原子能科学研究院核物理研究所 北京 102413)

摘要 研究了 Altera 公司 ACEX 1K 系列现场可编程逻辑门阵列 (FPGA, Field Programmable Gate Array) EP1K30TC144-3 在 γ 射线和 14MeV, 2.5MeV 中子照射下的辐射影响, 对得到的试验结果给出了分析和评估。对于在 BESⅢ μ 子鉴别器读出电子学系统上应用 ACEX 1K 系列 FPGA 的可行性给出了结论。

关键词 FPGA 辐射损伤 单粒子事例翻转

1 引言

为了减少开发周期, 提高性价比, 我们设计的北京谱仪第三代(BESⅢ)的 μ 子鉴别器读出电子学系统前端板(FEC), 采用了 Altera 公司的 ACEX 1K 系列 FPGA^[1]。

FEC 板放置在 BESⅢ 谱仪的 μ 子鉴别器的内部, 受到较强的中子和 γ 射线的辐射。这种辐射是否会影响 FPGA 的性能, 从而影响 μ 子鉴别器的位置信息的读出需要实验的证实。因此, 针对 FEC 板所使用的 EP1K30TC144-3 型 FPGA 设计了中子和 γ 射线的辐射实验。

2 实验测试原理

2.1 实验条件的选择

产生单粒子事例翻转(SEU, Single Event Upset)或单粒子事例锁存(SELU, Single Event Latch-Up)与

辐照射线的种类、强度和注量有关^[2]。BESⅢ 谱仪的背景辐射主要是中子和 γ 射线。根据高能所有关人员的计算, BESⅢ μ 子鉴别器读出电子学系统(μ 子读出系统)的 FEC 板, 位于 BESⅢ 的最外层, 主要受到 14MeV 的中子辐照, 注量为 $100/\text{cm}^2 \cdot \text{s}$, 10 年的累计辐照量为 $3.15 \times 10^{10}/\text{cm}^2$ ^[21]。 γ 辐照 10 年的累计辐照量不会超过 20k Rad^[2]。为此, 采用了中国科学技术大学近代物理系高能物理实验室的注量为 $1.2 \times 10^8/\text{cm}^2 \cdot \text{s}$ 的 Co(60) 源, 对我们使用的 Altera 公司的 EP1K30TC144-3 型 FPGA 进行了 9h 的测试, 累计辐照量约为 28000Rad。同时, 使用了中国原子能科学研究院核物理研究所的 14MeV 和 2.5MeV 的中子源作为 FPGA 测试的辐射源; 14MeV 中子的注量为 $7.87 \times 10^7/\text{cm}^2 \cdot \text{s}$, 测试时间为 33min, 累计辐照量为 $9.35 \times 10^{11}/\text{cm}^2$, 远远大于 BESⅢ 10 年的累计辐射量; 而 2.5MeV 的注量为 $1.02 \times 10^8/\text{cm}^2 \cdot \text{s}$, 测试时间为 1h, 累计辐照量为 $2.20 \times 10^{12}/\text{cm}^2$, 也远远大于 FEC 板 10 年内可能照射的剂量。

2004-12-02 收稿

1) 中子十年累计辐照量由高能所加速器中心辐射防护组吴靖民计算

2) 清华大学工程物理系邵贝贝的报告“New Detectors in Radiation Dose Rate Monitoring System & Integrated Dose System”及“Pin Diode for Pulsed Radiation Field Measurement”

2.2 实验方案

μ 子读出系统的 FEC 板主要负责采集阻性板室探测器(RPC)产生的位置信号,通过甄别器转换成数字脉冲信号送入 FPGA 芯片中,在 FPGA 中使用流水线技术缓冲,等待触发信号(Trigger)的判选,将收集到的好事例数据存入事例缓冲器,最后通过串行数据通道将数据发送到数据获取插件等待处理.FEC 板的绝大部分逻辑功能都集成在 Altera 公司生产的 ACEX 1K 系列产品 EP1K30TC144-3 芯片中.

在进行辐射测试时,将带有 FPGA 的前端板放在入射粒子源前,在没有输入信号的情况下(输入端短路),让其按照正常的工作逻辑进行取数.正常情况下,串行数据输出端口无脉冲输出;而当入射粒子在 FPGA 内部产生单粒子翻转事件时,产生的错误脉冲将通过串行数据口输出,经过 30m LVDS 长线传输至后端的控制插件,插件的脉冲计数器负责收集错误脉冲计数,然后再通过 USB 总线接口将数据定时发送到上位 PC 机.同时,控制插件还负责监控 FEC 板的供电电流,在电流超过安全工作允许的

临界值时切断 FEC 电源,以避免 FPGA 因电流过大而损坏.此外,控制插件通过 LVDS 长线对 FPGA 进行远距离编程配置.实验方案的原理图如图 1 所示.

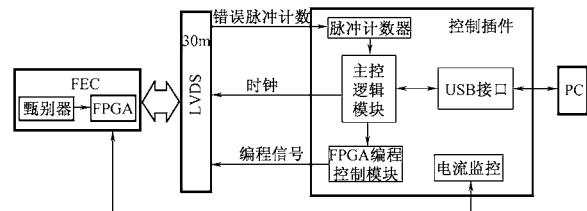


图 1 FPGA 辐射实验方案原理图

3 测试方案与结果

3.1 γ 射线测试

利用中国科学技术大学近代物理系高能物理实验室的 Co(60) 源对 Altera 公司的 EP1K30TC144-3 型 FPGA 进行了 γ 射线的测试,测试条件和结果如表 1 所示.

表 1 γ 射线测试实验结果

能量	注量	剂量	测试时间	SEU 脉冲数	FEC 板电流
2.50, 1.33MeV	$1.2 \times 10^8 / \text{cm}^2 \cdot \text{s}$	约 28000rad	144h	1	平稳无变化

上述测试结果表明,在 Co(60) γ 射线辐照下,累计辐照量为 28000rad 时,Altera 公司的 EP1K30TC144-3 型 FPGA 对 γ 射线辐照不敏感,可以正常工作;其中 144h 辐照中出现的 1 个 SEU 为偶发事例.

3.2 中子测试

实验是在中国原子能科学研究院核物理研究所的倍加器上进行的.为了对比不同能量和注量条件下 FPGA 辐射效应的差异,针对 BESIII 的环境辐射情况选择了 3 种测试条件,选用了 3 块 FEC(A, B, C) 同时进行测试,并根据现场的实际测试情况制定了不间断测试和 Reload 测试等两种测试方法.

3 种测试条件如下:

- 1) 中子束能量 14MeV, FEC 板距离靶心 20cm;
- 2) 中子束能量 2.5MeV, FEC 板距离靶心 20cm;
- 3) 中子束能量 2.5MeV, FEC 板距离靶心 5cm.

(1) 不间断测试方法

让 FPGA 在辐射条件下工作,出现错误脉冲时不做什么处理,直至测试结束或电流过大使 FEC 关断保护;结束后对 FPGA 写入测试逻辑判断其性能是否完好.3 次测试结果如表 2.

(2) Reload 测试方法

该方法采用自动编程模式,即如果某块 FEC 出现错误计数,则立即对该板的计数器清零,自动重新对 FPGA 编程.测试结果如表 3 所示.

表2 14MeV能量中子辐射不间断测试方法实验结果

第1次实验	第2次实验	第3次实验
条件①, 测试时间 30min, 束流注量 $5.6 \times 10^7/\text{cm}^2 \cdot \text{s}$ 累计辐照量 $1 \times 10^{11}/\text{cm}^2$ 3' 板 A 出现 SEU 严重错误(脉冲计数持续飞速增长) 8' 板 B 出现 SEU 严重错误(脉冲计数持续飞速增长) 30' 停止束流 31' 对所有 FEC 写入测试逻辑 经过 3min 测试, 各 FEC 板工作正常 测试过程中 FEC 供电电流持续缓慢增长	条件①, 测试时间 55min 束流注量 $5.6 \times 10^7/\text{cm}^2 \cdot \text{s}$ 累计辐照量 $1.8 \times 10^{11}/\text{cm}^2$ 3' 板 C 出现 SEU 严重错误(脉冲计数持续飞速增长) 5' 板 C 错误计数停止 12' 板 C 的计数在原来基础上增加 1 19' 停止计数 22' 对所有通道写入测试逻辑, 各通道正常工作 24' 重新开始计数(其间束流未停) 27' 板 A 出现 SEU 严重错误(脉冲计数持续飞速增长) 49' 板 A 的错误计数停止 52' 停止计数, 停止束流 55' 写入测试逻辑, 各 FEC 板工作正常 测试过程中 FEC 供电电流持续缓慢增长	条件①, 测试时间 52min 束流注量 $5.6 \times 10^7/\text{cm}^2 \cdot \text{s}$ 累计辐照量 $1.7 \times 10^{11}/\text{cm}^2$ 4' 板 A 出现 SEU 严重错误(脉冲计数持续飞速增长) 5' 板 A 错误计数停止 7' 板 A 错误计数在原有基础上增加 1 9' 板 B 出现 SEU 严重错误(脉冲计数持续飞速增长) 半分钟后错误计数停止 35' 板 C 出现 SEU 严重错误(脉冲计数持续飞速增长) 50' 板 B 电流超过 200mA, 自动保护切断电源 51' 停止计数 52' 写入测试逻辑, 各 FEC 板工作正常 测试过程中 FEC 供电电流持续缓慢增长
出现错误的次数: 2	出现错误的次数: 3	出现错误的次数: 4

注: 表中 3' 表示在 3min 时出现的 SEU, 其他的数字上的“'”号也是表示相应的时间(下同).

表3 14MeV 和 2.5MeV 能量中子辐射 Reload 测试方法实验结果

第1次实验	第2次实验	第3次实验	第4次实验
条件①, 测试时间 30min, 束流注量 $5.6 \times 10^7/\text{cm}^2 \cdot \text{s}$ 累计辐照量 $1 \times 10^{11}/\text{cm}^2$ 2' 板 C 出现计数 12' 板 B 出现计数 14' 板 A 出现计数 18' 板 A 出现计数 21' 板 B 出现计数 23' 板 A 出现计数 23' 板 B 出现计数 30' 结束 出现错误的次数: 7 未发现工作电流增长	条件①, 测试时间 33min 束流注量 $7.87 \times 10^7/\text{cm}^2 \cdot \text{s}$ 累计辐照量 $1.6 \times 10^{11}/\text{cm}^2$ 中间共 2 次错误, 各为板 B、板 C 出现错误的次数: 2 未发现工作电流增长	条件②, 测试时间 9h 束流注量 $2.56 \times 10^6/\text{cm}^2 \cdot \text{s}$ 累计辐照量 $8.3 \times 10^{10}/\text{cm}^2$ 11' 出现 1 个错误脉冲 测试期间 FEC 电流平稳无明显波动 出现错误的次数: 1 未发现工作电流增长	条件③, 测试时间 1h 束流注量 $1.02 \times 10^8/\text{cm}^2 \cdot \text{s}$ 累计辐照量 $3.7 \times 10^{11}/\text{cm}^2$ 未发现错误 测试期间 FEC 电流平稳无明显波动 出现错误的次数: 0 未发现工作电流增长

4 测试结果分析与计算

4.1 分析

不间断测试方法的实验记录如表2所示. 表中的实验结果可以分为3种情况: 连续计数, 仅1次计数和电流缓慢增长. 在3次实验中都有连续计数情

况的出现, 其特点为平均3min左右就要出现一次, 该错误不会立刻消失, 计数在持续增长且速度非常快, 一般在1—2min之后停止. 初步分析认为, 这可能是粒子击中了FPGA的逻辑配置单元, 改变了FPGA的内部逻辑功能, 因此产生了连续输出的脉冲; 这种情况虽然输出了大量错误脉冲, 但在损伤的发生机理上, 应将它们视为仅发生了一次SEU. 而1次计数则出现在第2次实验和第3次实验的测试记

录中,其特点为脉冲计数仅仅增加了一个计数.这可能是由于当时粒子入射仅仅改变了单个触发器,所以仅产生了一次脉冲.电流缓慢增长出现在整个测试过程中,图 2 为第 1 次测试的电流增长情况的曲线.前端板的电流一直在持续缓慢地上升,事实上是 FPGA 的电流在持续地增长,说明了 FPGA 的 RAM 的数据被改写,从而引起了电流的缓慢变化.在实验中尽管发生了 SEU,但是,在各次测试结束后对器件写入测试逻辑,FPGA 均工作正常,说明器件并未损坏,即未发生 SELU.

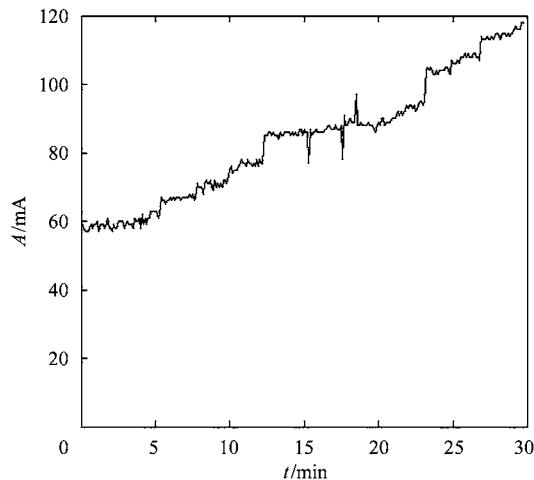


图 2 14MeV 不间断测试方法的第 1 次实验
FEC 板 A 电流随时间的变化曲线

使用 Reload 测试方法的实验记录如表 3 所示.表中的第 1 和第 2 次实验记录是在 14MeV 能量的中子辐照下不同注量的测试数据,而第 3 次和第 4 次实验记录,则是在 2.5MeV 能量的中子辐照下不同注量的测试数据.就第 1 次和第 2 次实验而言,实验时间与不间断测试方法的测试时间相当.使用不间断测试方法和 Reload 测试方法的两次实验出现的 SEU 的次数在同一个量级上的事实,说明了实验数据的可靠性.同时,两次实验数据出现的 SEU 在

一个水平上,也说明了在不同注量的 14MeV 能量的中子辐照的条件下,只要其累计辐照量在一个水平上,其 SEU 出现的概率在统计意义上没有原则的差别.由第 3 次和第 4 次实验记录可以看出,在入射中子能量为 2.5MeV 的条件下,不同束流注量的中子辐照,在其累计辐照量相差不大时,其实验结果在统计意义上是相同的;同时,该结果也说明 FPGA 芯片对 2.5MeV 能量的中子辐照不敏感.

在 Reload 测试方法的实验中,并未出现像不间断测试方法实验中出现的那种电流缓慢的增长.两个实验的差别在于,在不间断测试方法的实验中,实验的监控程序没有对出现的 SEU 采取任何措施,而是让其自动恢复,而 Reload 测试方法的实验中,监控程序只要一发现有 SEU 出现,就重新对 FPGA 芯片编程.事实上,Reload 测试方法的实验结果充分说明了,使用监控 SEU 的方法,或是使用监控 FEC 工作电流的方法,可以有效地防止 FPGA 的辐照损伤.从两组实验结果来看,对 Altera 公司的 ACEX 1K 系列 EP1K30TC144-3 芯片而言,14MeV 能量的中子辐射对其损伤的可能性较大,而 2.5MeV 能量的中子辐射对其损伤的可能性较小.

4.2 SEU 反应截面计算和讨论

通常用 SEU 反应截面来表示器件的抗 SEU 能力^[3],定义为

$$\sigma = \frac{N}{\Phi},$$

其中 σ 为 SEU 反应截面(cm^2); N 为器件 SEU 发生次数; Φ 为束流注入量; 注入量 = 测试注量 \times 测试时间. σ 越小, 器件抗 SEU 的能力越强. 在计算反应截面时, 选择了两种能量中子辐照的实验结果, 同时也选择了在该能量下出现最大 SEU 数的实验结果计算, 即以表 4 第 1 次和第 3 次的计算结果为准, 以 cm^2 作为 FPGA 反应截面的单位^[4].

表 4 14MeV 和 2.5MeV 能量中子辐射反应截面计算

No.	能量/MeV	时间	注量/ $(\text{cm}^{-2} \cdot \text{s}^{-1})$	SEU 数	反应截面/ cm^2
1	14	30min	5.6×10^7	7	2.31×10^{-11}
2	14	33min	7.87×10^7	2	4.28×10^{-12}
3	2.5	9h	2.56×10^6	1	1.20×10^{-11}
4	2.5	1h	1.02×10^8	0	

对于 BESIII 的 RPC 探测器系统来说, 它产生的

中子注量约为 $100/\text{cm}^2 \cdot \text{s}$, 因此在谱仪的一个运行周

期(2h)之内每个 FPGA 产生的 SEU 个数约为

$$2.31 \times 10^{-11} \text{cm}^2 \times 100/\text{cm}^2 \cdot \text{s} \times \\ 2 \times 3600\text{s} = 1.66 \times 10^{-5} (\text{个}).$$

在 10 年内每个 FPGA 产生的 SEU 个数约为

$$2.31 \times 10^{-11} \text{cm}^2 \times 100/\text{cm}^2 \cdot \text{s} \times 10 \times \\ 365 \times 24 \times 3600\text{s} = 0.73 (\text{个}).$$

进一步可以计算每条数据链以及整个 μ 子读出系统发生 SEU 的个数,见表 5.

表 5 μ 子读出系统 SEU 个数

	单个 FEC	一条数据链	μ 子读出系统
FEC 数目	1	16	625
SEU/RUN	1.66×10^{-5}	2.66×10^{-4}	1.04×10^{-2}
SEU/10Years	0.73	11.68	456.25

基于以上讨论和计算,我们认为放置在 BESⅢ 谱仪 μ 子读出系统内部使用的 ACEX 1K 系列 FPGA 产品 EP1K30TC144-3 是安全的,它产生的 SEU 对于

该系统的工作不会造成致命的影响.

5 结论

ACEX 1K 系列 FPGA 使用 BESⅢ 的 FEC 工作逻辑,在 $\text{Co}(60)\gamma$ 射线辐照下,累计剂量为 28000rad 时,不出现 SEU;在 14MeV 中子照射下,产生的 SEU 会导致持续大量错误脉冲计数,且伴随着电流缓慢增长的情况,但是 SEU 出现的概率不大,而电流增长可以通过 Reload 方法,或是使用电流监控的方法加以防止;在 2.5MeV 中子照射下 SEU 反应截面显著减小;14MeV 和 2.5MeV 能量的中子的注量的变化对于 SEU 的产生无显著影响.ACEX 1K 系列 FPGA 可以安全地用于 BESⅢ μ 子鉴别器读出电子学系统.

作者对李裕熊教授在实验方案设计方面的有益探讨和许容宗教授给予的大力帮助表示感谢.

参考文献(References)

- 1 ACEX 1K Programmable Logic Device Family Data Sheet. Altera Corporation
- 2 WANG Tong-Quan, SHENG Yong-Ping, WANG Shang-Wu et al. Journal of National University of Defense Technology, 1999, 21(4): 36—39 (in Chinese)

(王同权,沈永平,王尚武等. 国防科技大学学报,1999, 21(4): 36—39)

- 3 HE Chao-Hui, CHEN Xiao-Hua, LI Guo-Zheng. Chinese Journal of Computational Physics, 2002, 19(4): 367—371 (in Chinese)
(贺朝会,陈晓华,李国政. 计算物理,2002,19(4): 367—371)
- 4 Karol Bunkowski et al. Radiation Tests of RPC Trigger Electronic Components. RPC Trigger Electronics System Review. Warsaw, 08.07. 2003

Irradiation Test of FPGA for BESⅢ

CHEN Yi-Xin¹ LIANG Hao¹ XUE Jun-Dong¹ HOU Long² LIU Bao-Ying¹
LIU Qiang¹ YU Xiao-Qi¹ ZHOU Yong-Zhao¹

1 (Department of Modern Physics, University of Science and Technology of China, Hefei 230026, China)

2 (Department of Nuclear Physics, China Institute of Atomic Energy, Beijing 102413, China)

Abstract The irradiation effect of FPGA, applied in Front-end Electronics for experiments of High-Energy Physics, is a serious problem. The performance of FPGA, used in the front-end card of Muon Counters of BESⅢ project, needs to be evaluated under irradiation. SEUs on Altera ACEX 1K FPGA, observed in the experiment under the irradiation of γ ray, 14 and 2.5MeV neutrons, was investigated. We calculated involved cross-section and provided reasonable analysis and evaluation for the result of the experiment. The conclusion about feasibility of applying ACEX 1K FPGA in the front-end card of the readout system of Muon Counters for BESⅢ was given.

Key words FPGA, radiation damage, single event upset