

一台具有8次击中能力的取样-保持线路

丁慧良 过雅南 杨熙荣

郁忠强 顾松华 盛俊鹏

(中国科学院高能物理研究所)

摘 要

本文描述用于漂移室读出电路的一台具有8次击中能力的取样-保持电路。输入电压脉冲 $0\sim+4$ 伏时,积分线性优于9.5%。取样门宽80纳秒时,取样精度达~99%。保持时间40毫秒时,下降不大于1%。

一、引 言

在高能物理实验中应用的漂移室,丝数高达数千根,除要求读出电子学线路测量漂移时间外,还要处理大量的模拟信号以进行 dE/dx 和 z 方向的测量。若读出电子学系统具有多次击中能力,其规模更大。因此人们希望得到既能满足物理要求又价格低廉的读出电子学系统。为了配合图象漂移室模型的研制^[1],我们按W. Farr等人^[2]提出的线路原理制造了一台8根丝的读出电子学系统^[3]。本文介绍其中用于8根丝读出的一台取样-保持电路:每根丝分左右两路,每路可达8次击中,也就是说,这是一台可以处理高达128个模拟信号的取样-保持电路。它的输出可以通过多路开关送到一个中等速度的ADC,进行模拟-数字转换,然后通过CAMAC数据通道将数字化后的数据传递到在线计算机做在线处理。

二、线路原理

从漂移室的阳极丝来的信号经过放大和电荷积分,得到和输入电荷量成正比的电压脉冲,然后送到该取样-保持电路。图1给出了一根丝的左、右两路各具有8次击中能力的取样-保持线路的原理图。线路由输入级、 8×2 个存贮单元、门/移位寄存器和输出缓冲级组成。互补对管MPQ 6502组成输入级;每个存贮单元分别由一个MOS场效应管和存贮电容构成;输出缓冲级由高阻输入的运算放大器组成。

该线路有两种工作方式:存入与读出。

存入工作方式时,首先加一快清脉冲,清除存贮电容和母线A、B上的电荷。使能信号(只是在存入工作方式时出现)打开FET模拟门使信号丝左、右两端的模拟信号到达

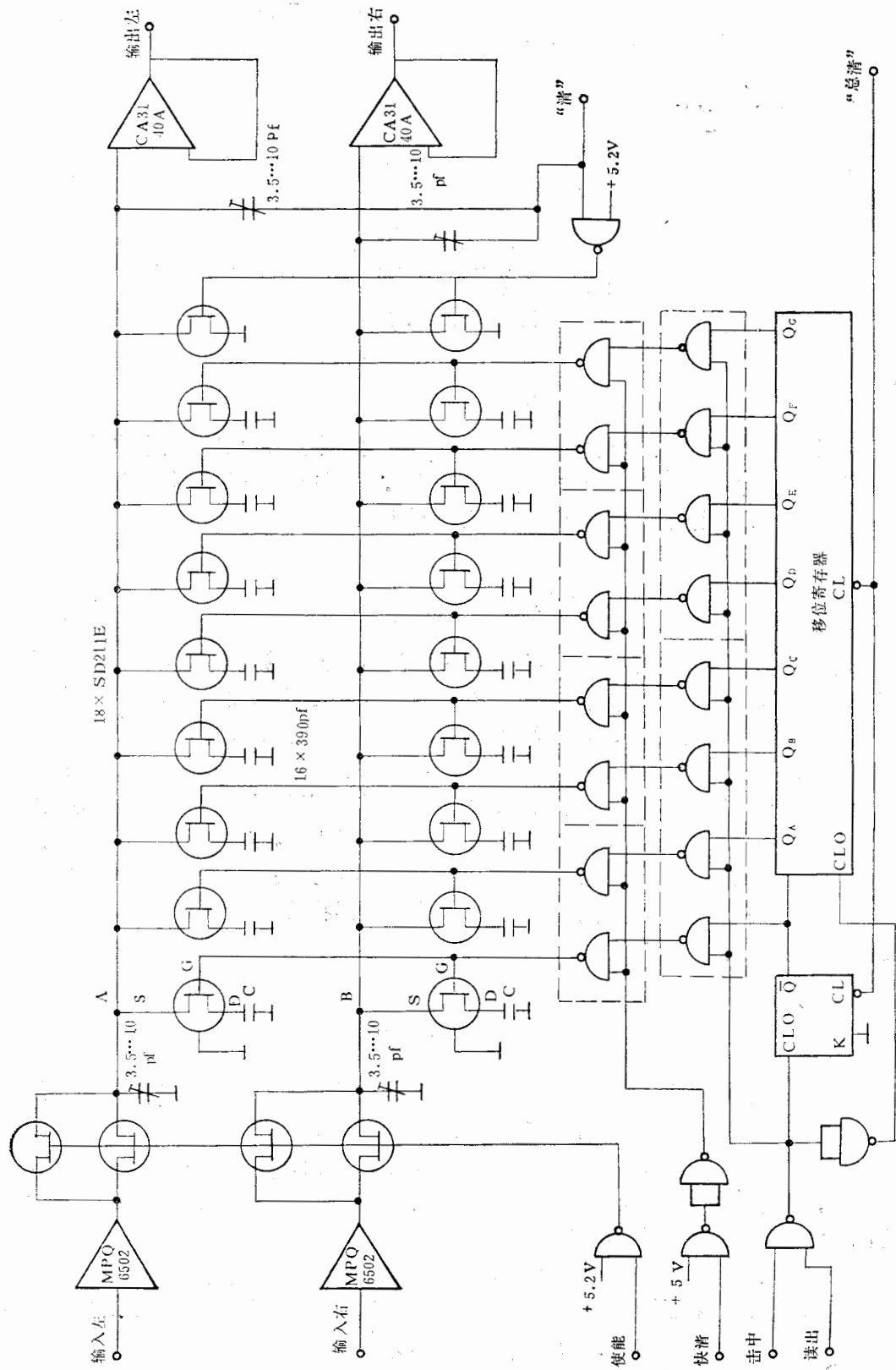


图 1 8 次击中的取样-保持线路原理图

母线 A 和 B 。图 2 给出了在线测量时输入的一组脉冲串和使能信号的时间关系图。移位寄存器和选通门根据击中信号的到来,依次控制模拟信号存入。若击中次数大于 8 次,则超出移位寄存器的范围,继 8 次击中之后的击中无效。使能信号结束,输入级与母线断开,存入结束。图 3 显示了一个存贮单元上的脉冲定时图。

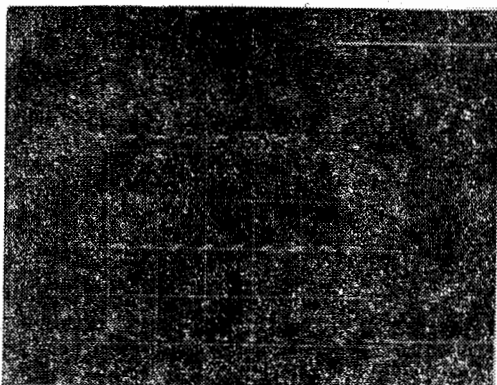


图 2 输入信号的时间关系:上面波形为使能信号,下为击中信号
波形,纵坐标:0.5 伏/格;横坐标:0.5 微秒/格

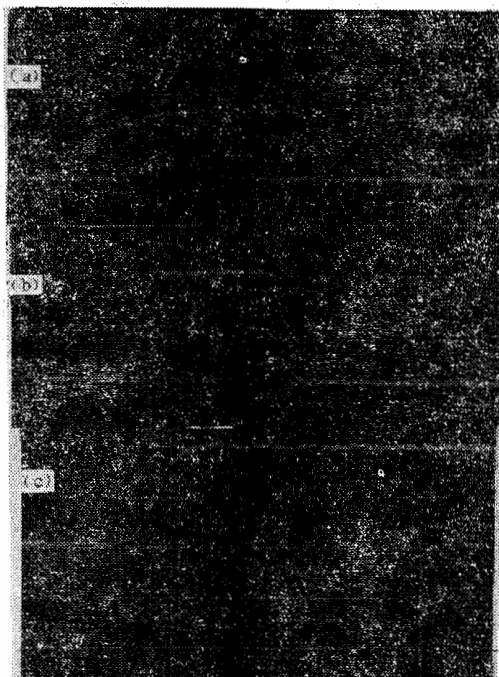


图 3 存入时波形的时间关系,(a) 击中信号,为存贮单元的开门
信号,纵坐标:10 伏/格,横坐标:50 纳秒/格;(b) 为输入模拟
信号,纵坐标:1 伏/格,横坐标:50 纳秒/格;(c) 为存贮电容上
的波形,纵坐标:1 伏/格,横坐标:50 纳秒/格

读出工作方式时,由 ADC 单元提供的读出信号加到线路的“读出”端,通过移位寄存

器和选通门依次将所保存的一次击中的模拟信号送到母线 A 和 B 上, 通过输出级传输到多路 ADC 单元中去。ADC 单元将对 8 根丝左右两端的各 8 次击中依次进行数字化, 存入先入后出暂存器中等待微处理机读出。每读一对(左、右)模拟信号, 存贮单元和母线同时被“清”信号清除一次, 直至模拟信号全部读出。“总清”信号使移位寄存器复位, 线路又恢复初始状态, 等待下一次的事例到达。

我们采用了中速的 ADC, 每个模拟信号转换成数字的时间为 32 微秒, 这样 8 根丝 128 次击中的转换时间小于 5 毫秒。

三、测量性能的方法

我们用 TRS-80 微处理机和程控电压脉冲产生器^[4] 对这台 8 根丝 8 次击中取样-保持电路进行了性能测量。测量的线路框图见图 4。程控电压脉冲产生器内设 12 位 DAC, 可由手动十圈电位器或微处理机通过 CAMAC 指令 $F(17)$ 预置参考电平 V_r , 当它的外触发输入端外加脉冲信号时, 输出端给出同样宽度的电压脉冲, 其幅度等于预置的电平 V_r 。以测量线性为例, 当程序运行后, 要求输入测量的线性范围、测量的点数和每点测量的重复次数, 由 CAMAC 指令 $F(17)$ 将程控电压脉冲产生器的 DAC 写入某一电压幅度值, 然后给刻度单元一个 $F(25)$ 指令, 使它输出一个起始信号, 同时, 同步地输出一串 50 兆赫的脉冲, 经过分频后给出一组脉冲串作为程控电压脉冲产生器的外触发输入和取样-保持电路的触发击中信号。程控产生器的输出电压脉冲串与输入脉冲串的宽度和个数相同, 而它们的幅度是被 DAC 预置的电压幅度值。起始信号通过图 4 中的 TDC 单元经过适当整形和电平转换提供取样-保持电路的使能信号。这就可以将预置幅度值的电压脉冲串的前 8 个脉冲依次采样到 8 个存贮电容中去。存入完成后, 再由 ADC 单元中的振荡器提供较慢频率的读出时钟, 按原来的顺序将存贮电容的电压幅度通过多路开关送到一个 12 位的 ADC 单元中进行数字化, 数字化后的信息存入先入后出暂存器中, 当一根丝的左右两路 16 个电压量数字化全部完成后, 发出一个请求命令, 最后由 TRS-80 微处理机

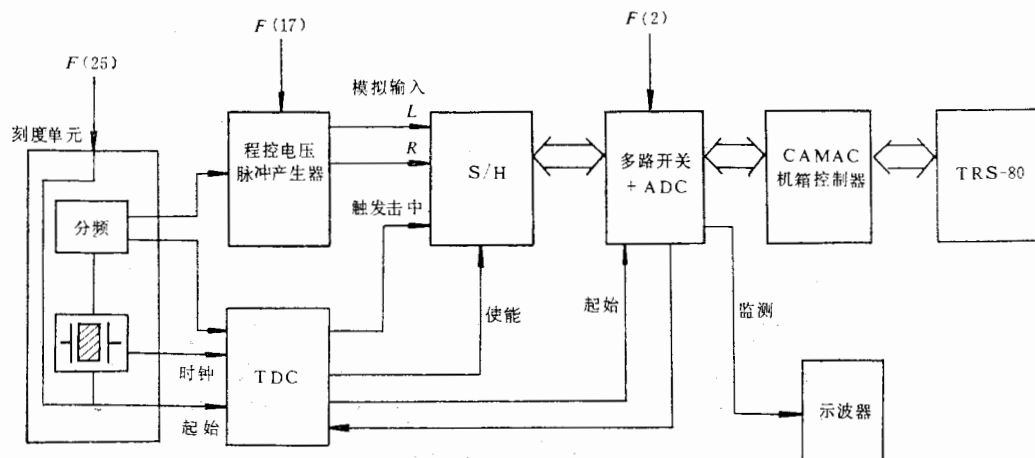


图 4 取样-保持电路性能的在线测量框图

通过 CAMAC 通道将先入后出暂存器中的数据读到 CPU 中。至此完成了一个数据点的一次测量,程序自动地重复上述的测量,达到预设的重复次数,然后程序自动地对 DAC 写入另一个电平数值,即改变程控电压产生器输出脉冲串的幅度,再进行上述测量的过程。直到将全部要求的点数和重复次数测量完毕。最后,对获取的数据进行在线处理,给出每点的测量平均值和方差,对多个点进行线性拟合后,给出积分线性并打印出来。

四、线路性能

相对取样精度: 改变触发脉冲宽度测得取样精度的曲线如图 5 (a) 所示。触发脉冲

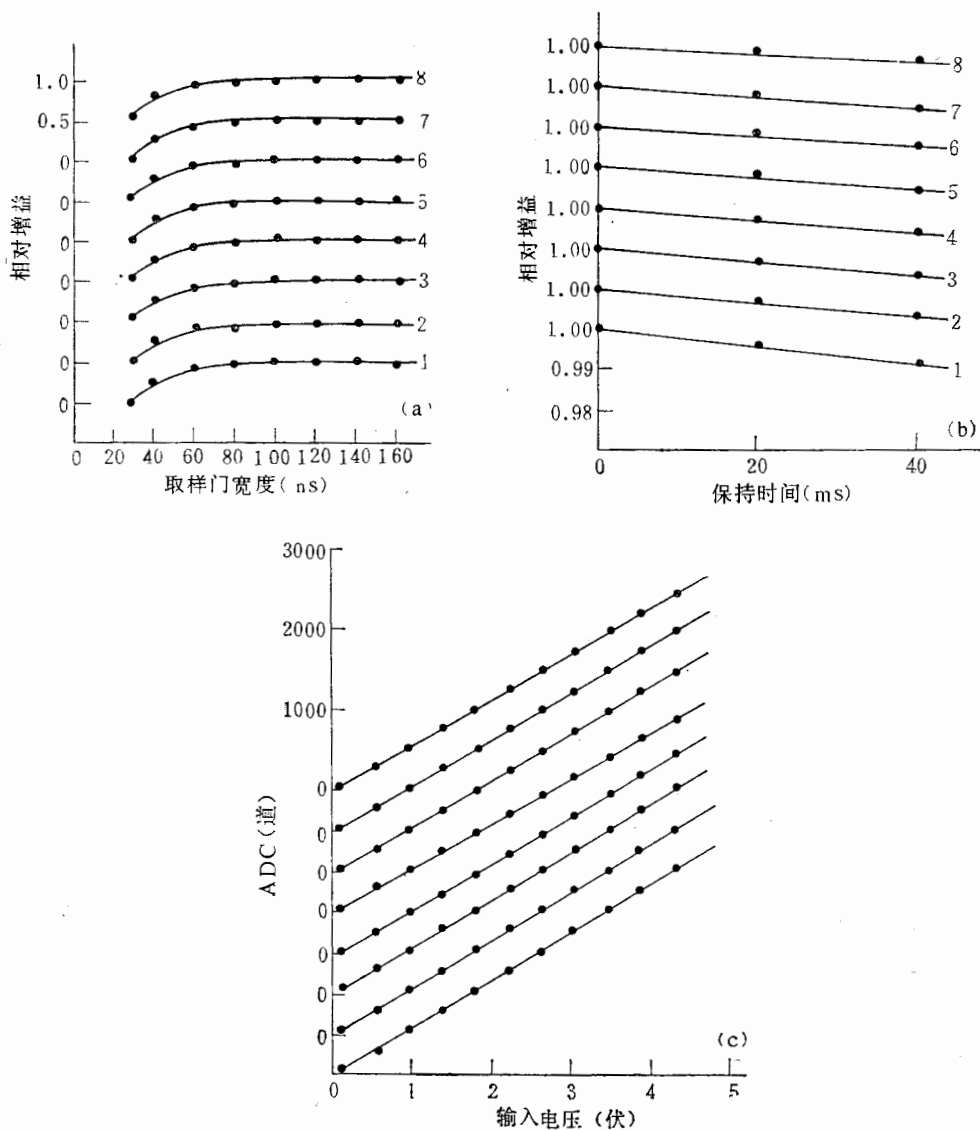


图 5 8 次击中取样-保持线路的取样特性、保持特性和线性。

(a) 取样特性; (b) 保持特性; (c) 线性

宽度为 80 纳秒时, 相对取样精度可达 99%。

保持精度: 图 5 (b) 给出保持时间为 40 毫秒时, 下降不大于 1%。

积分线性: 图 5 (c) 给出了积分线性曲线。当输入脉冲幅度 $0 \sim +4$ 伏时, 积分线性优于 0.5%。

台阶: 从图 6 中可以看出, 每个存贮单元的台阶是不同的, 击中与击中之间的台阶之差最大不超过 ± 17 道 (ADC)。台阶主要是由门信号在 MOS 型的场效应管的栅及漏极结电容上造成的, 若仔细挑选开关管, 使结电容尽量一致, 可以减小台阶的离散。台阶可由计算机进行校正。

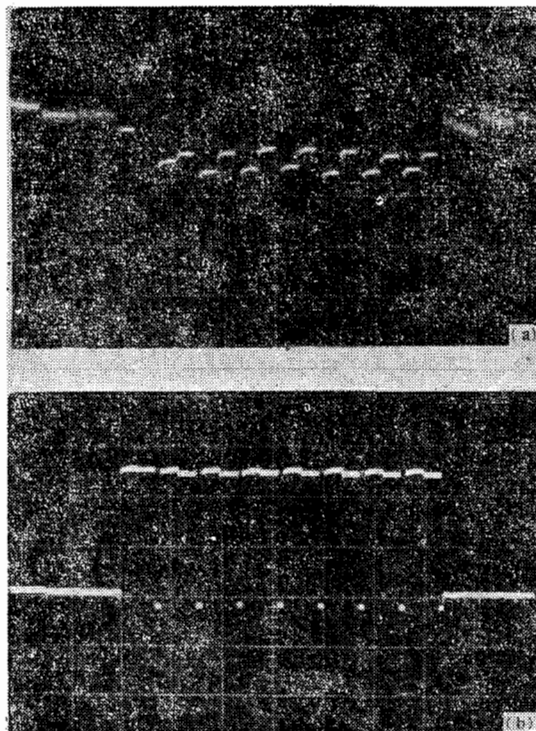


图 6 ADC 的监测端观察到的左右 8 次击中的读出波形 (a) 不输入任何脉冲时给出的台阶, 纵坐标 10 毫伏/格横坐标: 0.1 毫秒/格; (b) 输入 1.6 伏时的监测波形, 纵坐标 0.5 伏/格; 横坐标 0.1 毫秒/格

增益: 典型的增益为 1.6 毫伏/道。击中与击中之间离散小于 5%。

噪声: 输入为 0 伏时, 噪声为 $\sigma = 1.13$ 道, 即 $V_N = 1.8$ 毫伏。

我们在一个三宽的 CAMAC 插件中作了 8 根丝的取样-保持电路, 由 8 块子板 (见图 7 左下) 与一块母板组成, 如图 7 左上所示。每块子板为一根丝并分左右两路, 各路都具有 8 次击中的能力。母板提供公共电源和各路的信号传输线。8 根丝的左右 16 个模拟信号通过前面板上 16 个 Q_7 电缆插座输入; 使能信号和触发击中信号从后面板的 15 芯针孔插座输入; 模拟输出信号由前面板的 25 芯针孔插座输出, 见图 7 右的照片。

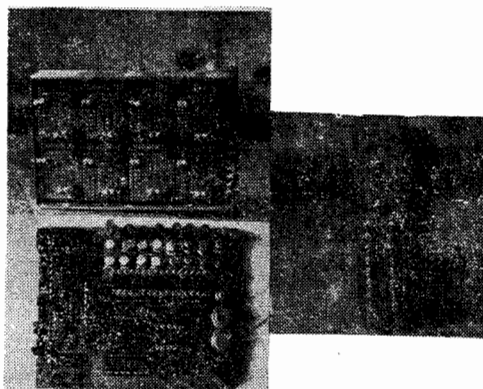


图 7 8 根丝左右 8 次击中取样-保持电路实物照片

参 考 文 献

- [1] 王佩良等, 图象漂移室模型的结构及其性能第二届高能实验物理讨论会文集 (1983 年 10 月) 北京
- [2] W. Farr and J. Heintze, *Nucl Instr, and Methods* **156** (1978), 301.
- [3] 丁慧良等, 一台具有多次击中能力的漂移室读出线路 第二届高能实验物理讨论会文集 (1983 年 10 月) 北京
- [4] 丁慧良等, 图象漂移室读出线路的性能测量全国小型机微型机在核技术中应用学术交流会议资料汇编 (1983 年 11 月) 杭州

A 8-HIT SAMPLE AND HOLD CIRCUIT

DING HUI-LIANG GUO YA-NAN YANG XI-RONG
 YU ZHONG-QIANG GU SONG-HUA SHENG JUN-PENG
(Institute of High Energy Physics, Academia Sinica)

Abstract

A sample and hold circuit with 8-hit capacity to be used to drift chamber read out electronics is described. It's integral nonlinearity is better than 0.5% for input pulse with 0—4V amplitude. Sampling error is about 1% with acquisition time of 80 ns. The drop of recorded signal is less than 1% in retention time of 40 ms.